

## Chapitre 8

# Etages amplificateurs à 1 MOSFET

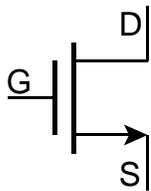
## étages ampli à 1 NMOS

### PLAN

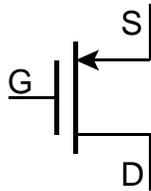
- ▶ **symboles**
- ▶ polarisation
- ▶ schéma équivalent à petits signaux
- ▶ étages amplificateurs BF
- ▶ influence de la fréquence
- ▶ conclusions

# Symboles des transistors

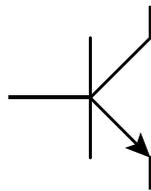
## simplification du symbole des MOSFET



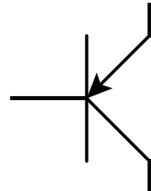
NMOS



PMOS



NPN



PNP

Dans la suite du cours, nous utiliserons un symbole simplifié pour les MOSFET, avec comme avantages:

- il n'y a que **3 électrodes**, car dans tous les montages que nous verrons dans la suite, le substrat est relié à la source et ne joue pas de rôle.
- la **source** est identifiée par **une flèche**, ce qui la différencie immédiatement du drain; le sens de la flèche indique également le type de matériau de la source (et donc du canal). Rappel : la flèche pointe vers N comme pour les diodes
- une similitude par rapport aux symboles des BJT dont on voit un rappel

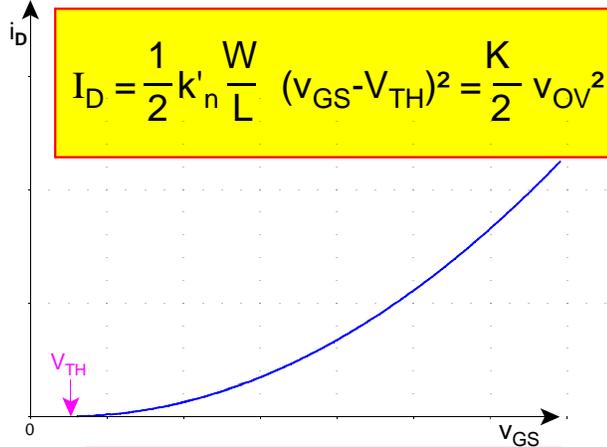
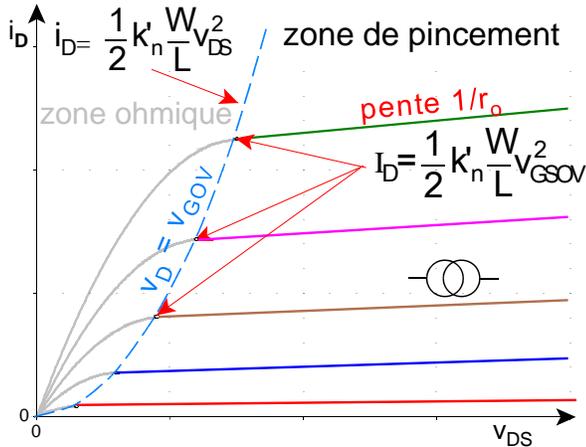
# étages ampli à 1 NMOS

## PLAN

- ▶ symboles
- ▶ **polarisation**
  - ◆ schéma équivalent en DC
  - ◆ polarisation par  $V_{GS}$
  - ◆ polarisation par  $V_{GS}$  et  $R_S$
  - ◆ polarisation par  $R_{DG}$
  - ◆ polarisation par miroir de courant
- ▶ schéma équivalent à petits signaux
- ▶ étages amplificateurs BF
- ▶ influence de la fréquence
- ▶ conclusions

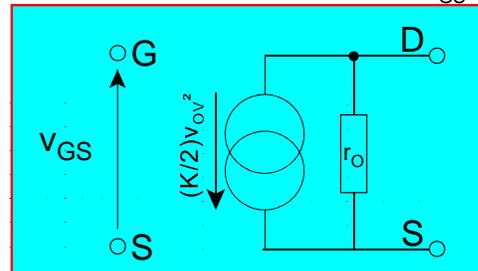
# NMOS schéma équivalent DC

$i_D(v_{DS})$  en pincement = source de courant imparfaite



$$K = k'_n \frac{W}{L} \quad [AV^{-2}]$$

$$r_o = \frac{1}{\lambda I_D} = \frac{V_A}{I_D} \quad [\Omega]$$



Comme pour les amplis à BJT, la zone utile correspond à celle où le transistor est une source de courant pilotée par la tension d'entrée.

On travaillera donc dans la zone de pincement (de saturation). Le schéma équivalent en continu (ou à grands signaux) de cette zone est

- en **entrée** une **impédance infinie** entre grille et source vue l'isolation excellente fournie par l'oxyde de grille
- en **sortie** une **source de courant** dépendant quadratiquement de la tension  $v_{GS}$  avec une éventuelle résistance  $r_o$  traduisant l'imperfection de cette source

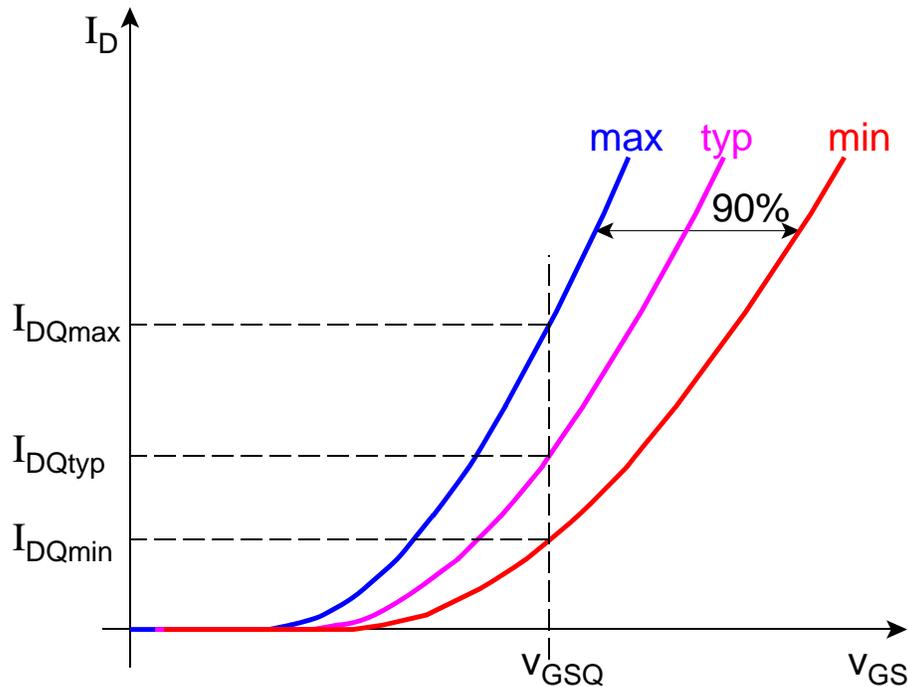
Dans la suite du cours, nous utiliserons une **simplification de notation** en posant

$$K = k'_n W/L \quad [AV^{-2}]$$

$$v_{GS} - v_{TH} = v_{GSOV} = v_{OV}$$

# Polarisation

par la tension  $V_{GS}$  ... /!\ dispersion



Polariser, c'est fixer le point de repos Q et en particulier le courant de drain au repos  $I_{DQ}$ .

Comme les BJT, les MOS sont affectés par une dispersion de fabrication qui se traduit par une dispersion

- du seuil  $V_{TH}$
- du facteur K

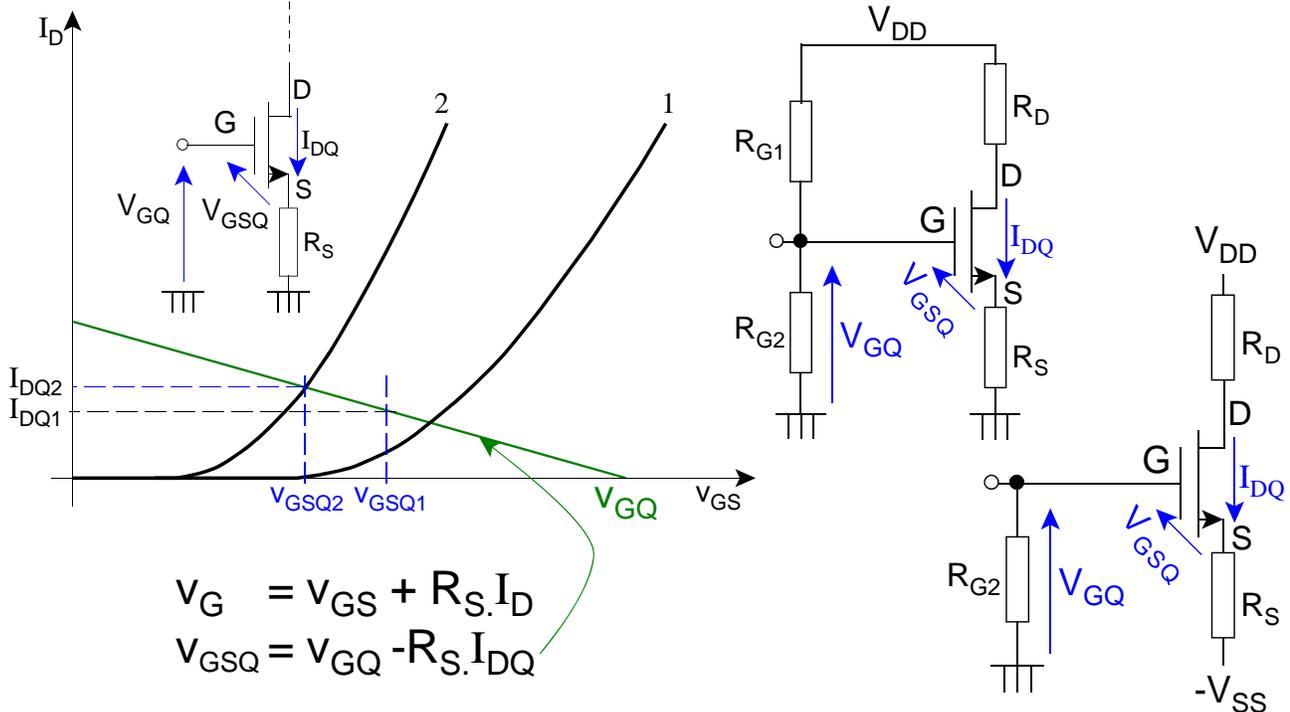
Sur cette figure, les courbes représentent un transistor de *même type*. Les constructeurs fournissent souvent

- soit une courbe typique
- soit 2 courbes entre lesquelles 90% de la production se situe.

Fixer  $V_{GSQ}$  n'est donc pas une bonne technique, car à même valeur de  $V_{GSQ}$ , le point de repos  $I_{DQ}$  peut varier significativement d'un transistor à l'autre.

# NMOS Polarisation

par  $V_{GQ}$  et  $R_S$ : la dispersion sur  $I_{DQ}$  diminue



De manière analogue à la résistance d'émetteur du BJT, placer une **résistance  $R_S$  en série avec la source** et imposer la tension de grille  $V_{GQ}$  **améliore la stabilité** de la polarisation en réduisant l'effet de la dispersion de fabrication. Cela se voit bien sur cette figure:

- si nous imposons  $V_{GSQ}$  sans la résistance  $R_S$ , le point de fonctionnement  $I_{DQ}$  est à l'intersection de la courbe  $i_D(v_{GS})$  et d'une droite verticale passant  $V_{GSQ}$ . Si  $V_{GSQ}=V_{GS2}$  on voit que le NMOS2 est passant alors qu'on ne franchit même pas le seuil  $V_{TH}$  du NMOS1!
- avec la résistance  $R_S$ , le point de fonctionnement  $I_{DQ}$  est à l'intersection de la courbe  $i_D(v_{GS})$  et de la droite  $v_{GS}=V_{GQ}-R_S I_D$ . Plus on choisit une **valeur élevée pour  $V_{GQ}$  et  $R_S$** , plus la droite se rapproche de l'horizontale et plus faible est la différence des points de fonctionnement entre  $I_{DQ1}$  et  $I_{DQ2}$ .

En pratique, on fixe  $V_{GQ}$  de manière passive. On voit ici deux schémas différents selon que l'on dispose d'une ou deux sources d'alimentations.

- avec une source unique  $V_{DD}$ , on trouve le schéma "à 4 résistances" où l'on fixe  $V_{GQ}$  par un diviseur résistif
- avec une source  $V_{DD}$  positive et une source  $V_{SS}$  négative, on fixe  $V_{GQ}=0$  par une résistance (pas par un fil car il faudra superposer le signal à amplifier par un condensateur de liaison !)

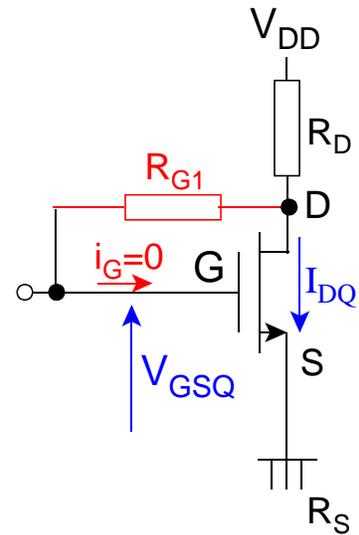
## Comparaison par rapport au BJT

- **le calcul de la polarisation du MOS est plus difficile** que celui du BJT. Pour le BJT, on sait que  $V_{BEQ} \approx 0.7V$  quel que soit le transistor et  $I_{CQ} = (V_{BQ} - 0.7)/R_E$ . On n'a donc même pas besoin de disposer d'une courbe caractéristique du BJT. Pour le MOS, la caractéristique de transfert  $i_D(v_{GS})$  est indispensable pour une résolution graphique du point de fonctionnement. Pour une résolution analytique, il faut connaître les paramètres du transistor et résoudre un système d'équation du 2nd ordre
- le choix des résistances de polarisation du MOS est plus simple, à cause de la résistance d'entrée énorme de la grille; il n'y a pas de courant de grille et on peut se permettre de **polariser par des résistances de plusieurs M $\Omega$** , ce qui assure une excellente impédance d'entrée, alors que pour le BJT le diviseur résistif d'entrée était une faiblesse de ce point de vue.

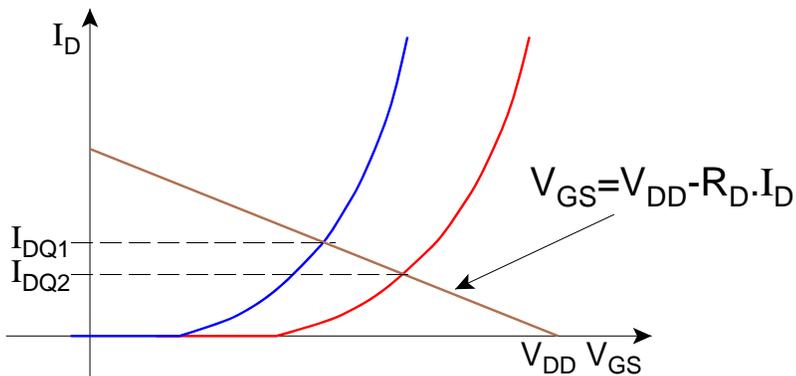
# NMOS Polarisation

## rétroaction négative drain-grille stabilise $I_{DQ}$

- ▶  $i_G=0 \Rightarrow V_G=V_D$
- ▶  $V_{GS}=V_{DD}-R_D \cdot I_D$  minimise la dispersion
- ▶ rétroaction négative
  - ◆  $I_D \nearrow \Rightarrow V_D=V_G \searrow \Rightarrow I_D \searrow$



!! ampli  $\Rightarrow R_G \neq 0$



Comme la grille ne consomme aucun courant, la résistance placée entre drain et grille ne présente pas de chute de tension et  $v_G=v_D$ . On a donc

$$V_{GS} = V_{DD} - R_D \cdot I_D$$

La résistance  $R_D$  joue donc le même rôle que  $R_S$  pour limiter l'effet de la dispersion de fabrication.

De plus  $R_G$  joue un rôle stabilisateur par rétroaction négative. Si on suppose que  $I_D$  varie (par exemple sous l'effet de la température, de la dispersion ou du vieillissement), alors  $V_D$  diminue, donc  $V_G=V_D$  diminue aussi, ce qui combat l'augmentation du courant.

REM = on pourrait imaginer prendre  $R_G=0$

- au niveau de la polarisation, cela ne changerait rien
- l'amplification serait impossible, par contre: la présence de  $R_G$  permet aux petits signaux d'être différents sur la grille et le drain

# MOS Polarisation

## miroir de courant

▶ on désire imposer  $I_{D2}$  via  $I_{REF}$  dans  $R_D$

▶  $V_D = V_G$  donc

♦  $V_{DS} = V_{GS} \Rightarrow V_{DS} > V_{GS} - V_{TH} \Rightarrow$  **pincement**

♦  $V_{DD}, V_{SS}, R_D$  et NMOS fixent  $I_{REF}$

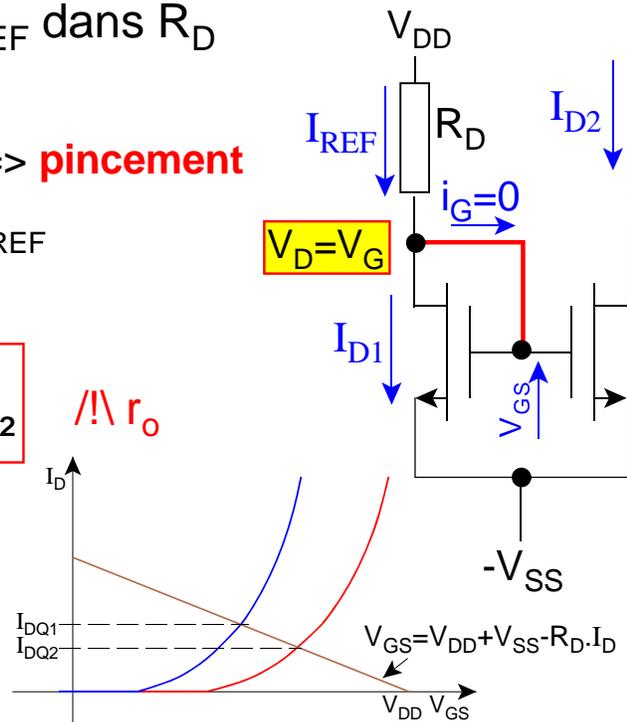
$$I_{REF} = (V_{DD} + V_{SS} - V_{DS}) / R_D$$

$$I_{REF} = (V_{DD} + V_{SS} - V_{GS}) / R_D$$

$$I_{REF} = I_D = (K/2)(V_{GS} - V_{TH})^2$$

▶  $V_{GS1} = V_{GS2}$  et même techno

$$I_{D2} = I_{REF} \frac{W_2/L_2}{W_1/L_1}$$



Le **miroir de courant** est un montage très répandu qui permet **d'imposer le courant de drain** d'un transistor  $Q_2$  à l'aide d'un transistor plus petit  $Q_1$

Tout le montage repose sur trois principes :

- (1) on court-circuite le drain et la source de  $Q_1$  ce qui assure le fonctionnement en **zone de pincement** car  $V_{DS} = V_{GS}$  est nécessairement supérieur à  $V_{GS0V} = V_{GS} - V_{TH}$
- (2)  $Q_1$  et  $Q_2$  ont le même  $V_{GS}$
- (3)  $Q_1$  et  $Q_2$  sont fabriqués dans la même technologie ( $K = k' n W/L$  identiques)

Le courant de référence  $I_{REF}$  est le courant de drain de  $Q_1$ . Une fois choisies les tensions d'alimentation  $V_{DD}$  et  $V_{SS}$ , il est entièrement fixé par  $R_D$ , grâce au fait que  $V_D = V_G$  (on retrouve le montage polarisé par rétroaction D-G).

Avec l'hypothèse (2)

$$I_{REF} = K_1/2 (V_{GS} - V_{TH})^2$$

$$I_{D2} = K_2/2 (V_{GS} - V_{TH})^2$$

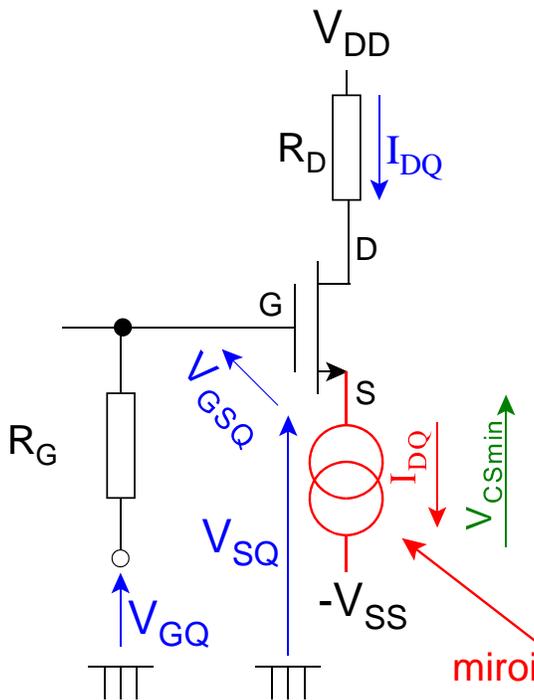
$$I_{D2} = K_2/K_1 I_{REF}$$

Vu l'hypothèse (3) le rapport  $K_2/K_1$  est aussi le rapport des  $(W_2/L_2)/(W_1/L_1)$

REM : ceci est une version idéalisée du miroir de courant dans laquelle on a négligé l'effet de la résistance de sortie  $r_o$ . Pour les transistor à canal court, il faut en tenir compte et le miroir n'est pas parfait, car les tensions  $V_{DS}$  des deux transistors ne sont généralement pas identiques.

# NMOS

## polarisation par une source de courant



$$I_{DQ} = K \cdot (V_{GSQ} - V_{TH})^2$$

- ▶  $I_{DQ}$  imposé
  - ♦  $V_{GSQ} = V_{TH} + (I_{DQ}/K)^{1/2}$
  - ♦  $V_{DQ} = V_{DD} - R_D \cdot I_{DQ}$
- ▶  $V_{GQ}$  libre et n'influence pas  $I_Q$ 
  - ♦  $V_{SQ} = V_{GQ} - V_{GSQ}$
- ▶  $V_{GQ}$  limité
  - ♦ pincement :  $V_{GQ} < V_{DQ} + V_{TH}$
  - ♦  $V_{GQ} > -V_{SS} + V_{CSmin} + V_{GSQ}$
- ▶ usuel  $V_{GQ} = (V_{DD} + V_{SS})/2$

miroir de courant

Plaçons le transistor Q2 du miroir de courant en série avec la source du transistor à polariser et le courant de repos  $I_{DQ}$  sera évidemment imposé.

Remarquons dès lors que la **polarisation de la grille n'a aucune influence sur le courant**.

On peut prendre à priori n'importe quelle valeur pour  $V_{GQ}$ .

- $V_{GSQ}$  est déterminé par  $I_{DQ}$  et les propriétés (K) du transistor
- $V_{SQ}$  est déterminé par  $(V_{GQ} - V_{GSQ})$
- $V_{DQ}$  est déterminé par  $V_{DD}$ ,  $R_D$  et  $I_{DQ}$

Il y a néanmoins des **limites pour  $V_{GQ}$**  :

- limite supérieure : le **maintien du pincement** impose que la tension de drain  $V_{DSQ}$  reste supérieure à la tension effective de grille  $V_{OV} = V_G - V_{TH}$ .
- limite inférieure : la source de courant ne fonctionne que s'il y a une **tension minimum  $V_{CS}$**  à ses bornes

En pratique

- on choisit souvent  $V_{GQ}$  au point milieu des alimentations
- si  $V_{SS} = V_{DD}$  on polarise la grille à la masse, cela permet de le faire avec une résistance unique plutôt qu'un diviseur résistif

# étages ampli à 1 NMOS

## PLAN

- ▶ symboles
- ▶ polarisation
- ▶ **schéma équivalent à petits signaux**
  - ◆ **définition des petits signaux**
  - ◆ **la transconductance**
  - ◆ **schémas équivalents**
- ▶ étages amplificateurs BF
- ▶ influence de la fréquence
- ▶ conclusions

# NMOS schéma équivalent petits signaux

on est à petits signaux si  $\Delta v_{GS} \ll 2 V_{OVQ}$

► point de repos Q fixé par la polarisation

◆  $V_{GSQ}, I_{DQ}, V_{DQ}, V_{SQ}$

► superposition du signal alternatif

◆  $v_{GS} = V_{GSQ} + \Delta v_{GS}$

◆  $i_D = (K/2) [(V_{GSQ} - V_{TH}) + \Delta v_{GS}]^2 = (K/2) [V_{OVQ} + \Delta v_{GS}]^2$   
 $= (K/2) [V_{OVQ}^2 + 2 V_{OVQ} \cdot \Delta v_{GS} + \Delta v_{GS}^2]$   
 $= (K/2) [V_{OVQ}^2 + \Delta v_{GS} (\Delta v_{GS} + 2 V_{OVQ})]$

*petits signaux* si  $\Delta v_{GS} \ll 2 V_{OVQ}$

$$i_D = (K/2) V_{OVQ}^2 + (K \cdot V_{OVQ}) \Delta v_{GS}$$

$$i_D = I_{DQ} + g_m \Delta v_{GS} \quad \text{avec} \quad g_m = K V_{OVQ} \quad (1)$$

Une fois le MOSFET polarisé, on va superposer le signal à amplifier au signal de repos sur la grille

La caractéristique de transfert  $i_D(v_{GS})$  étant quadratique, on obtient également une relation du second degré entre  $\Delta i_D$  et  $\Delta v_{GS}$ .

Pour linéariser, il faut que le terme du second ordre soit négligeable. La condition est ici que

**$\Delta v_{GS}$  soit négligeable devant  $2 V_{OVQ}$**

La linéarité est donc d'autant plus facile à obtenir que la tension  $V_{GSQ}$  au repos est élevée, toutefois nous verrons qu'il y a un compromis à faire avec la plage de tension de sortie.

Dans ce cas

$$i_D = I_{DQ} + \Delta i_D$$
$$\Delta i_D = g_m \Delta v_{GS}$$

$g_m$  est la **transconductance**

$$g_m = K V_{OVQ} = K (V_{GSQ} - V_{TH})$$

qui dépend donc

- des caractéristiques du transistor ( $K$ )
- du point de fonctionnement ( $V_{GSQ}$ )

## Comparaison par rapport au BJT

La notion de petits signaux est plus nettement moins contraignante que pour le BJT, puisque la linéarité demande  $\Delta v_{BE} \ll V_T = 25\text{mV}$ . Il est logiquement plus difficile de linéariser une exponentielle, qui croît plus vite que tout polynôme, qu'une courbe du 2nd degré.

# NMOS tranconductance

3 paramètres  $W/L$ ,  $V_{OVQ}$ ,  $I_{DQ}$  dont 2 indépendants

$$(1) \quad g_m = K V_{OVQ} = k'_n (W/L) V_{OVQ} \quad V_{OVQ} \text{ fixé} \Rightarrow g_m \propto (W/L) \quad (1)$$

$$I_{DQ} = (k'_n/2)(W/L) V_{OVQ}^2 \Rightarrow V_{OVQ} = \{2I_{DQ} / [k'_n(W/L)]\}^{1/2} \quad (2)$$

$$\Rightarrow k'_n (W/L) = 2I_{DQ} / V_{OVQ}^2 \quad (3)$$

$$(1)\&(2) \rightarrow g_m = \sqrt{2k'_n} \sqrt{W/L} \sqrt{I_{DQ}} \quad I_{DQ} \text{ fixé} \Rightarrow g_m \propto (W/L)^{1/2} \quad (4)$$

$$(1)\&(3) \rightarrow g_m = 2 I_{DQ} / V_{OVQ} = K V_{OVQ} = \sqrt{2KI_{DQ}} \quad (5)$$

- ▶ 3 équations
- ▶ 3 paramètres ( $W/L$ ),  $V_{OVQ}$ ,  $I_{DQ}$  dont 2 indépendants

$$\text{MOS} : I_{DQ}=2.5\text{mA} \quad V_{OVQ}=5\text{V} \quad \Rightarrow g_{m,\text{MOS}} = 1 \text{ mA/V}$$

$$\text{BJT} : I_{CQ}=2.5\text{mA} \quad V_T=25\text{mV} \quad \Rightarrow g_{m,\text{BJT}} = 100 \text{ mA/V}$$

En combinant les relations fixant le courant de drain et la transconductance, on obtient 3 expressions utiles de la transconductance qui font bien apparaître sa dépendance avec :

- la **technologie** choisie qui fixe  $k'_n = \mu_n C_{ox}$  qui porte justement le nom de paramètre de transconductance
- **3 paramètres de design** (dont **2 indépendants** seulement) que sont
  - le rapport d'aspect ( $W/L$ )
  - le courant de polarisation du drain  $I_{DQ}$
  - la tension de polarisation à la grille  $V_{OVQ} = V_{GSQ} - V_{TH}$

La dépendance de  $g_m$  avec ces paramètres se fait avec un exposant qui dépend du paramètre que l'on fixe

(1) montre que **si l'on fixe la tension de polarisation de la grille  $V_{OVQ}$** ,  $g_m$  croît comme

- le paramètre  $k'_n$
- le rapport d'aspect  $W/L$  : **pour augmenter la transconductance, il faut un canal large et court**
- la **tension de polarisation** elle-même, que l'on a donc intérêt à prendre la plus grande possible, en faisant attention à ne pas trop réduire la plage de tension de sortie

(4) montre que

- **pour un transistor donné,  $g_m$  croît comme la racine carrée du courant de polarisation  $I_{DQ}$**
- **pour  $I_{DQ}$  fixé,  $g_m$  croît comme la racine carrée du rapport d'aspect ( $W/L$ )**

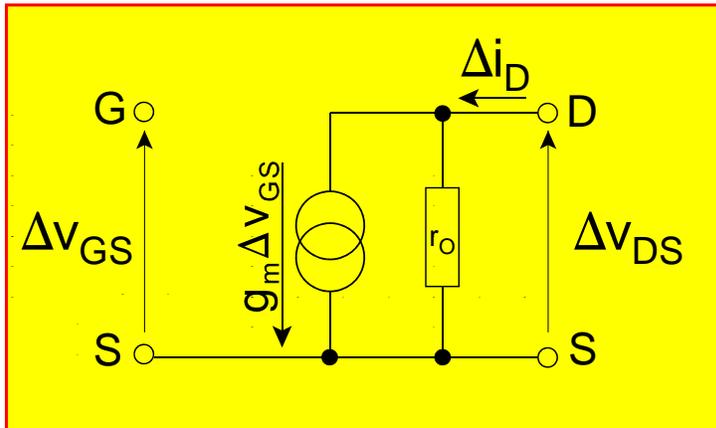
## Comparaison par rapport au BJT

- la transconductance du **BJT  $g_m = I_{CQ}/V_T$  est indépendante de la technologie et de la géométrie** du BJT
- on obtient plus facilement une **transconductance élevée avec le BJT**; la caractéristique exponentielle aide; pour  $I_C=2.5\text{mA}$  et  $V_T=25\text{mV}$ , on obtient  $g_m=100\text{mA/V}$  alors qu'une valeur typique pour les MOS est de  $1\text{mA/V}$ , soit un rapport 100.
- la transconductance du MOS est beaucoup moins dépendante de la température

REM : remarquer que l'**unité usuelle** de  $g_m$  est le **mA/V** soit le  $\text{m}\Omega^{-1}$

# NMOS: schéma équivalent à petits signaux

source de courant imparfaite pilotée par  $\Delta v_{GS}$



$$g_m = K V_{OVQ} = 2 I_{DQ} / V_{OVQ}$$
$$r_o = V_A / I_{DQ}$$
$$\Delta i_D = g_m \Delta v_{GS} + \Delta v_{DS} / r_o$$

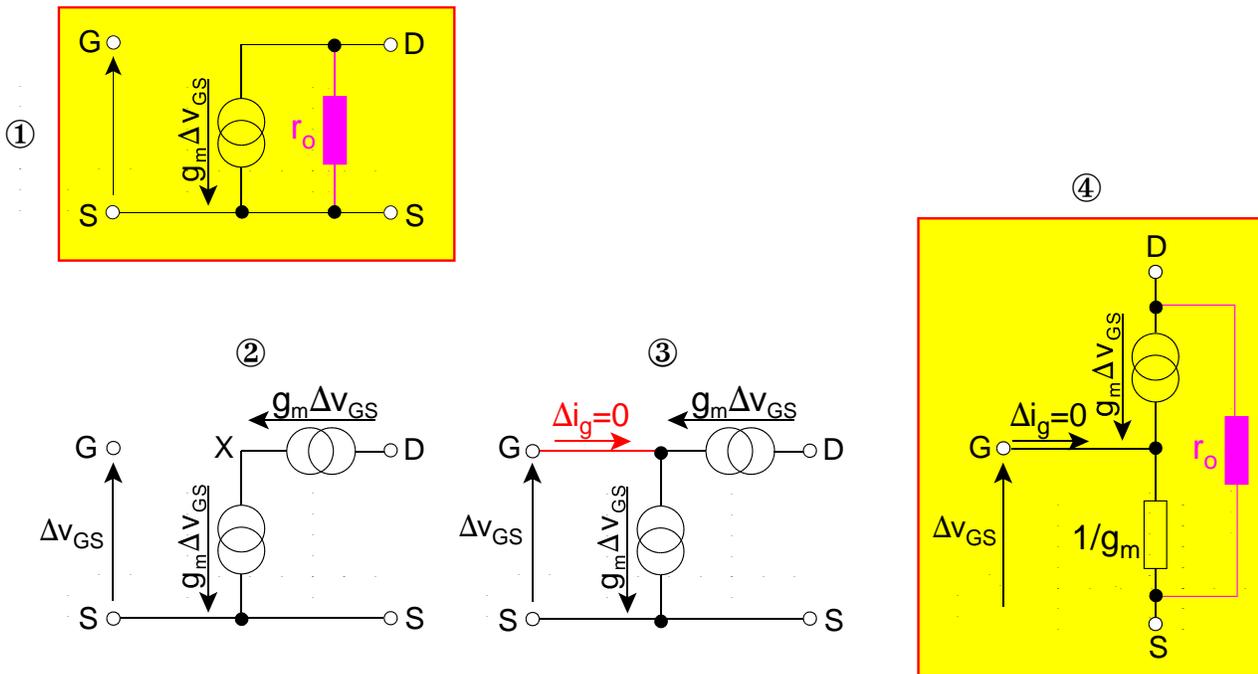
La structure du schéma équivalent à petits signaux comprend donc la **source de courant de drain pilotée par la tension  $\Delta v_{GS}$**  avec comme coefficient la **transconductance**.

La résistance de sortie du transistor prend en compte l'imperfection de la source de courant.

Rem : l'**impédance d'entrée est infinie**, ce schéma est donc valable en **basses fréquences** c-à-d dans une plage de fréquence où les condensateurs parasites ont une impédance suffisamment élevée pour ne pas perturber le fonctionnement du transistor.

# NMOS: schéma équivalent à petits signaux

## variante en T



On peut transformer ce schéma équivalent pour lui donner une forme dite "en T".

Partons de ① et négligeons pour le moment  $r_o$ .

En ②, nous ajoutons une deuxième source de courant identique en série, ce qui ne change rien, mais crée un noeud intermédiaire X.

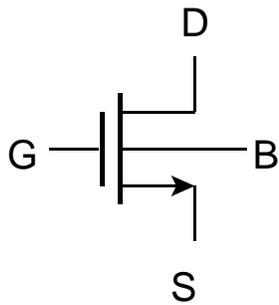
En ③, nous confondons X avec la grille. Comme le courant de grille est nul, cela ne change rien. G vient simplement imposer le potentiel au point milieu des sources de courant.

En ④, on remplace la source de courant en parallèle sur la tension  $\Delta v_{GS}$  qui la commande par une résistance de valeur  $1/g_m$ , consommant donc le même courant.

Enfin, on peut rajouter  $r_o$  dans le modèle, en parallèle sur  $v_{DS}$ .

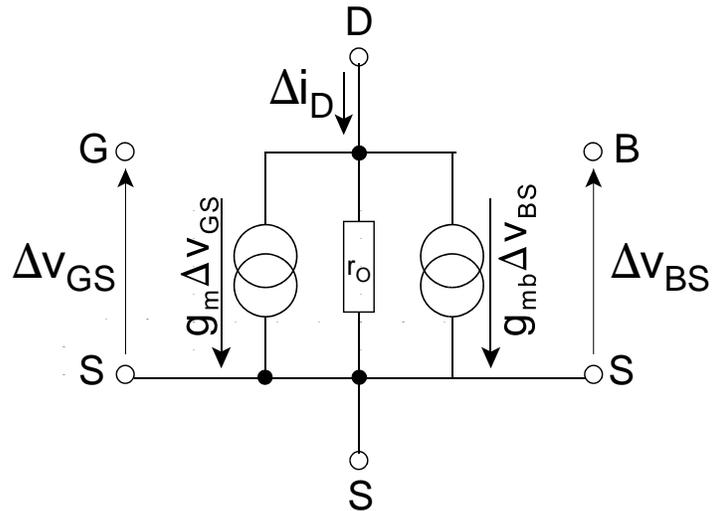
# NMOS: schéma équivalent à petits signaux

on peut ajouter l'effet du substrat si  $B \neq S$



substrat = *back-gate* ou contre-grille

$$g_{mb} = \left. \frac{\partial i_D}{\partial v_{BS}} \right|_Q \begin{matrix} \Delta v_{GS}=0 \\ \Delta v_{DS}=0 \end{matrix}$$



Dans un montage où la source est la référence de potentiel, on peut établir un schéma équivalent au cas où le substrat (*body*) du MOSFET n'est pas court-circuité à la source.

Dans ce cas

- le substrat est une 4ème électrode et le symbole du transistor en tient compte
- il s'établit une différence de potentiel  $v_{BS}$  entre le substrat et la source
- cette différence agit sur la polarisation du canal comme une **contre-grille** (*backgate*) (voir chap 7)
- on peut définir une transconductance  $g_{mb}$  comme la dérivée partielle du courant de drain par rapport à  $v_{BS}$ , au point de repos et en l'absence de variation sur les autres tensions.

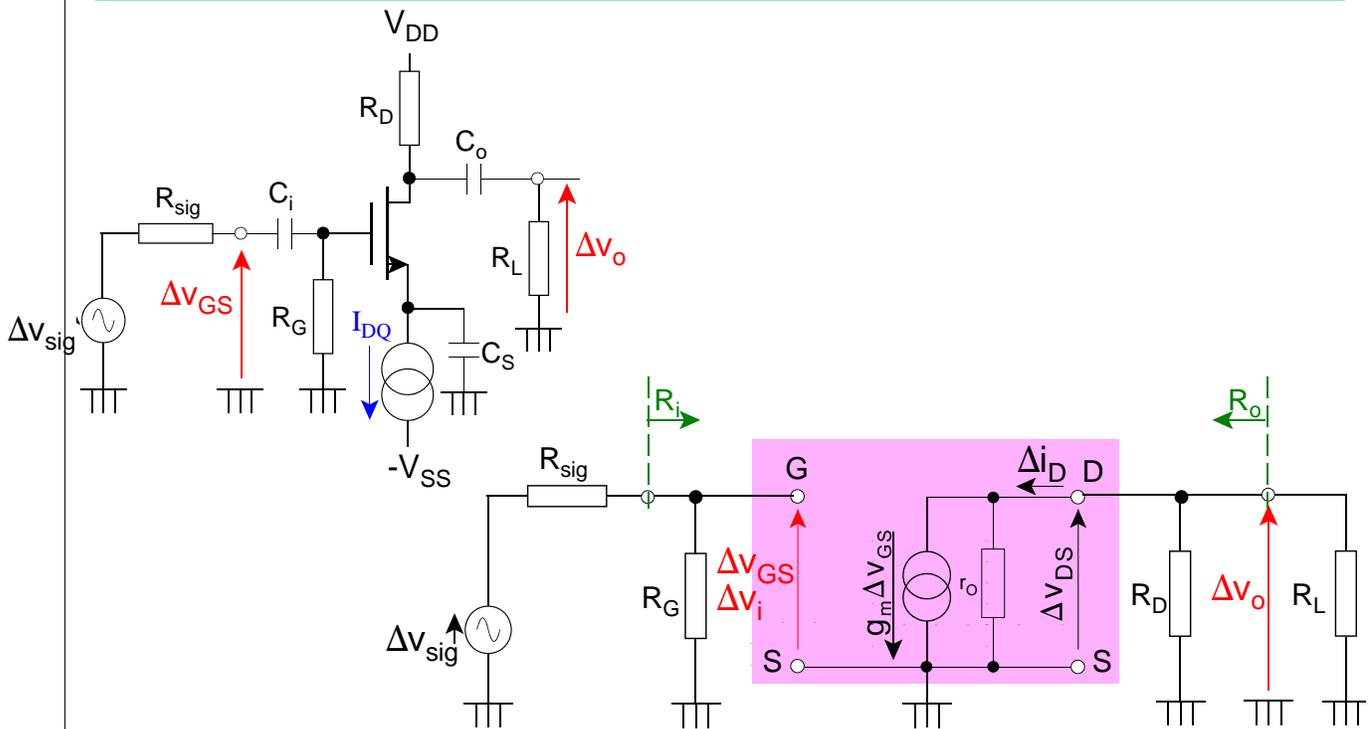
# étages ampli à 1 NMOS

## PLAN

- ▶ symboles
- ▶ polarisation
- ▶ schéma équivalent BF à petits signaux
- ▶ **étages amplificateurs BF**
  - ◆ **structure de base**
  - ◆ **amplis à source commune**
  - ◆ **ampli à grille commune**
  - ◆ **ampli à drain commun**
- ▶ influence de la fréquence
- ▶ conclusions

# étages amplificateurs BF

## ampli à source commune



Voici le schéma de base d'un ampli à **source commune** (source à la masse, tension d'entrée entre grille et source, tension de sortie entre drain et source).

La polarisation est ici assurée par une source de courant. Les condensateurs de couplage sont évidemment présents pour ne pas perturber la polarisation. Remarque le **condensateur** mettant la **source à la masse à petits signaux**.

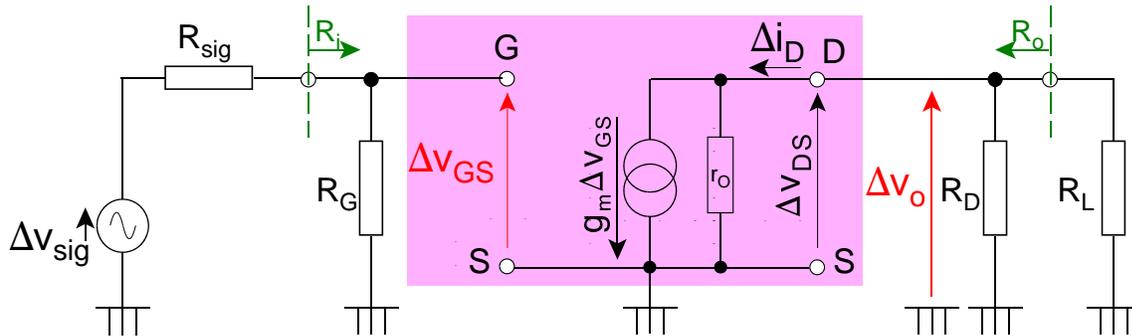
La source négative  $V_{SS}$  sert uniquement à fabriquer la source de courant de polarisation.

Le signal à amplifier est représenté par son équivalent Thévenin ( $\Delta v_{sig}$ ,  $R_{sig}$ ). La charge est la résistance  $R_L$  représentant l'impédance en aval de l'ampli.

Pour calculer les propriétés de l'ampli, on remplace le transistor par son schéma à petits signaux et on met toutes les tensions continues à la masse. Les condensateurs de couplage sont en court-circuit dans la bande passante de l'ampli, s'ils sont bien dimensionnés.

# étages amplificateurs BF

## source commune à la masse : gain , Rin , Rout



$$\Delta v_{GS} = \Delta v_{sig} \cdot R_G / (R_{sig} + R_G) \approx \Delta v_{sig} \text{ car } R_G (\text{oM}\Omega) \gg R_{sig} \quad (1)$$

$$\Delta v_o = -g_m \cdot \Delta v_{GS} \cdot [r_o || R_D || R_L]$$

$$A = -g_m \cdot [r_o || R_D || R_L]$$

$$A_\infty = -g_m \cdot [r_o || R_D]$$

$$R_i = R_G \text{ (oM}\Omega)$$

$$R_o = r_o || R_D \approx R_D \text{ (ok}\Omega)$$

Ce schéma équivalent est très semblable à celui que nous avons vu dans le chapitre sur les étages à BJT.

L'avantage est ici de disposer d'une résistance de polarisation de grille  $R_G$  qui peut être très élevée.  $R_G$  doit être faible devant l'impédance d'entrée de la grille (qui vaut au moins  $10^{12}\Omega$ ), ce qui donc très facile à réaliser. On prend en général une valeur de qq M $\Omega$  (monter au-delà accroît les risques de bruit).

Quand au signal à amplifier, sa résistance de sortie  $R_{sig}$  est généralement, même si elle est mauvaise, très inférieure à  $R_G$ . Le problème d'adaptation d'impédance est donc facilement résolu et l'on peut souvent négliger l'atténuation par la résistance  $R_G$ .

Le calcul du gain est simple, la source de courant crée la tension de sortie sur la mise en parallèle de  $r_o$ ,  $R_D$  et  $R_L$ . Le gain à vide s'obtient en posant  $R_L = \infty$ .

La résistance de sortie est la mise en parallèle de  $r_o$  et  $R_D$ . Compte tenu des ordres de grandeur habituels  $r_o \gg R_D$  et l'impédance de sortie est principalement due à  $R_D$ .

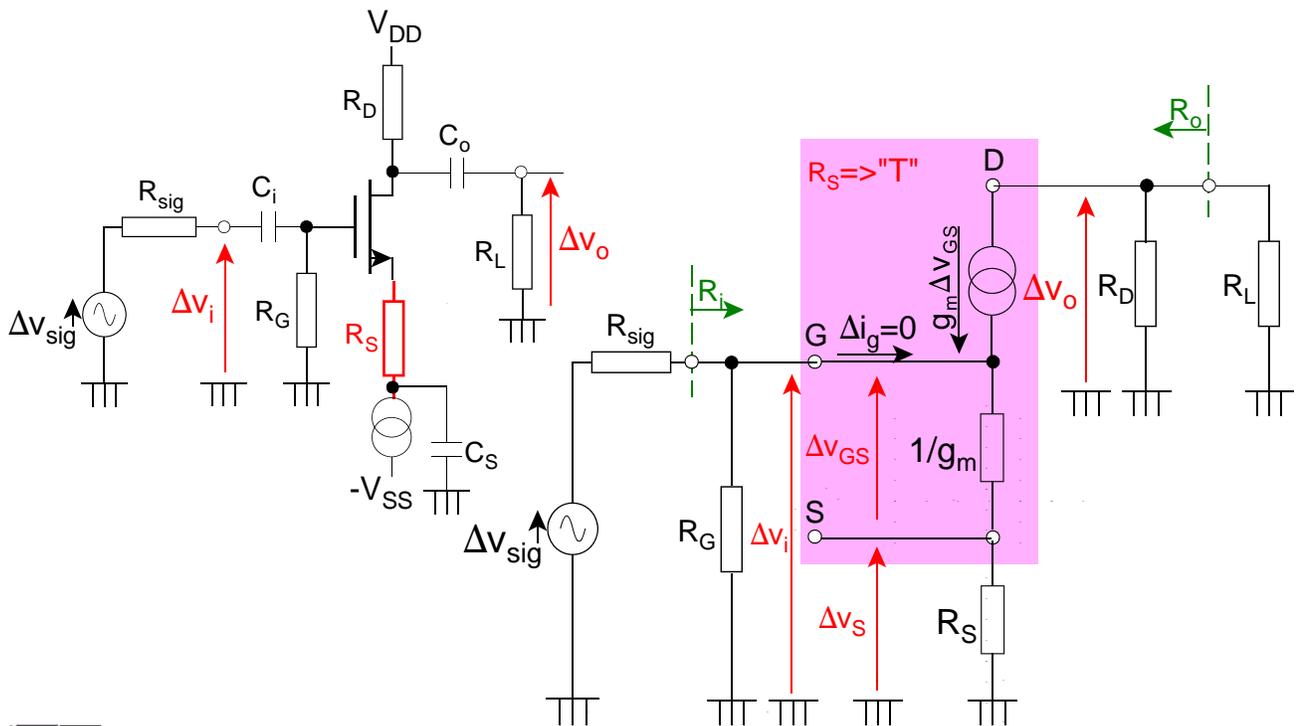
Si  $r_o$  doit être prise en compte, elle joue un rôle favorable, puisqu'elle diminue l'impédance de sortie.

On retiendra de ce montage

- une **impédance d'entrée très élevée**
- un **gain généralement modéré**
- une **impédance de sortie relativement élevée** (cf BJT: si on veut modérer la consommation, il faut prendre une valeur de  $R_D$  d'au moins quelques k $\Omega$ )

# étages amplificateurs BF

source commune :  $R_S$  introduit une rétroaction négative

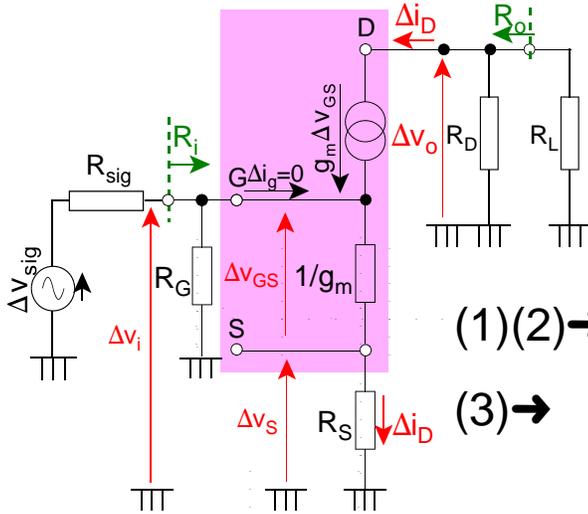


L'ajout d'une résistance en série avec la source nous amène au **montage classique "à 4 résistances"** (ici le diviseur résistif de polarisation de la grille, utilisé avec une alimentation  $V_{DD}$  simple, est remplacé par la polarisation par source de courant, mais cela ne change rien au schéma à petits signaux).

Nous choisisons le schéma équivalent en T, pour simplifier les calculs. C'est une bonne pratique d'utiliser le **schéma équivalent en T** lorsqu'il y a une **résistance en série avec la source**. Nous avons négligé ici  $r_o$ , qui complique singulièrement les calculs (voir chapitre sur le BJT); cette approximation est valable pour les transistors discrets (canal long), mais pas pour les circuits intégrés.

# étages amplificateurs BF

source commune :  $R_S$  introduit une rétroaction négative



$$\Delta v_{GS} = \Delta v_G - \Delta v_S = \Delta v_i - R_S \Delta i_D \quad (1)$$

$$\Delta i_D = g_m \Delta v_{GS} \quad (2)$$

$$(1)(2) \rightarrow \Delta v_{GS} = \Delta v_i - R_S g_m \Delta v_{GS} \quad (3)$$

$$\Delta v_i = \Delta v_{GS} (1 + g_m R_S) \quad (4)$$

$$\Delta v_o = -g_m \Delta v_{GS} (R_D \parallel R_L) \quad (5)$$

(4)/(5)

$$A = - \frac{g_m (R_D \parallel R_L)}{1 + g_m R_S} = - \frac{R_D \parallel R_L}{1/g_m + R_S}$$

Rtot drain

Rtot source

La mise en équation n'appelle pas de remarque particulière. On tiendra compte ou non de l'effet atténuateur de  $R_G$  comme expliqué précédemment.

Le calcul du gain nous donne les mêmes conclusions que pour le BJT que nous rappelons ici :

Première expression du gain  $A = -g_m(R_D \parallel R_L)/(1 + g_m R_S)$

- si l'on annule  $R_S$ , on retrouve le gain  $-g_m(R_D \parallel R_L)$

-  $R_S$  atténue donc le gain d'un facteur  $(1 + g_m R_S)$  lié à une rétroaction négative :

supposons si  $\Delta v_G \nearrow \Rightarrow \Delta v_{GS} \nearrow \Rightarrow \Delta i_D \nearrow \Rightarrow \Delta v_S \nearrow \Rightarrow \Delta v_{GS} \searrow$

Deuxième expression du gain  $A = -(R_D \parallel R_L)/(1/g_m + R_S)$

- le gain **A est le quotient de la résistance totale au drain par la résistance totale de source**

- si  $g_m \gg$  le gain ne dépend plus que de  $R_D$  et  $R_S$  ; cette condition est plus difficile à obtenir qu'en BJT, pour une valeur typique de  $g_m = 1 \text{ mA/V}$  soit  $1/g_m = 1 \text{ k}\Omega$ , ce qui est souvent du même ordre de grandeur que  $R_S$

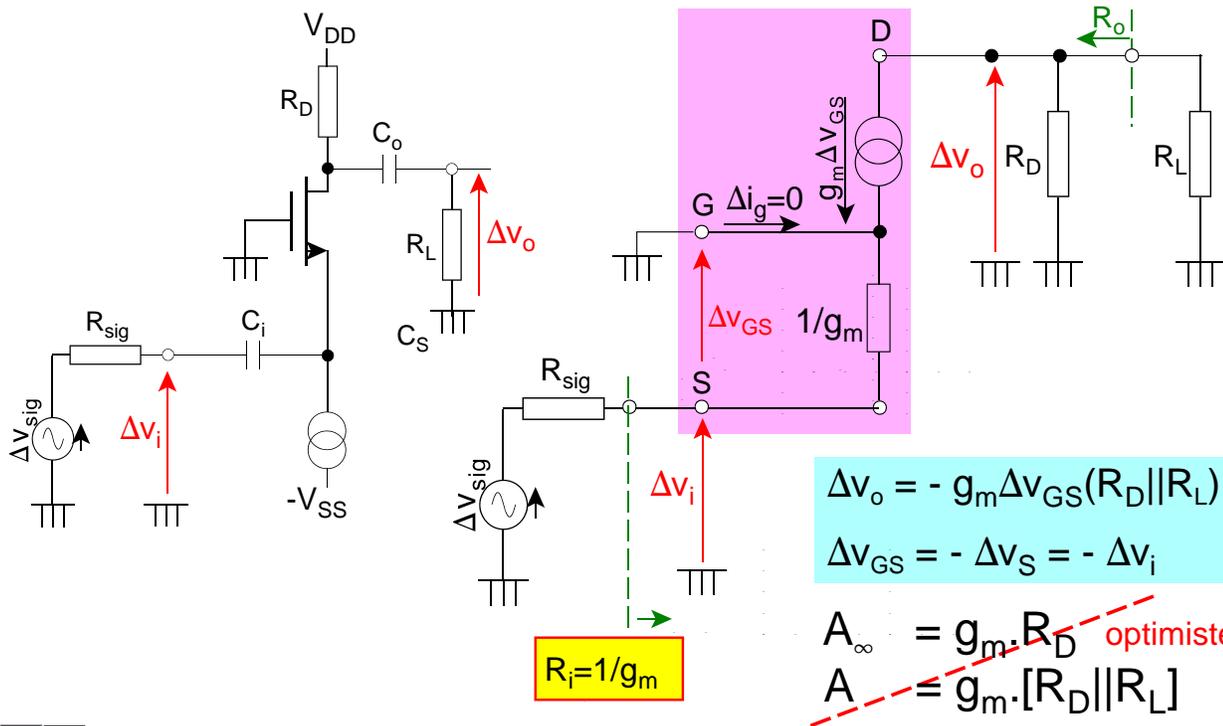
Exercices: en vous inspirant du BJT

- faire le calcul en tenant compte de  $r_o$

- montrer que les résistances d'entrée et de sortie ne sont pas modifiées par  $R_S$

# étages amplificateurs BF

## grille commune : faible impédance d'entrée



Dans le montage à grille commune, celle-ci est mise à la masse à petits signaux par un condensateur de découplage et l'entrée se fait sur la source, toujours via un condensateur.

Le calcul du gain est immédiat, par rapport au montage à source commune, l'action de la tension d'entrée  $\Delta v_i$  est inversée sur  $\Delta v_{GS}$  ; le gain est positif et vaut

$$A = g_m [R_D || R_L]$$

Ce gain n'a pas de réelle signification, car l'entrée par la source modifie complètement le montage, vu du signal à amplifier. En effet, en examinant le schéma à petits signaux, on voit immédiatement que l'impédance d'entrée est faible et vaut:

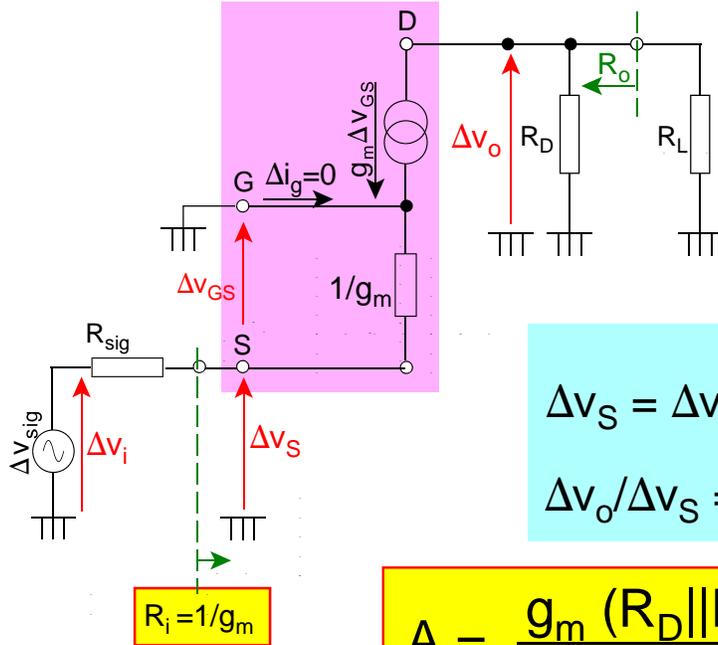
$$R_i = 1/g_m$$

l'ordre de grandeur de  $g_m$  étant 1mA/V, l'impédance d'entrée est de l'ordre du k $\Omega$  soit 3 à 4 ordres de grandeurs en dessous du montage à source commune.

L'adaptation d'impédance est donc mauvaise et il faut refaire le calcul du gain en tenant compte de l'atténuation causée par le diviseur résistif formé par  $R_{sig}$  et  $R_i$ .

# étages amplificateurs BF

## grille commune : atténuation de $V_{sig}$ par $R_i$



$$\Delta v_S = \Delta v_i \frac{1/g_m}{1/g_m + R_{sig}} = \Delta v_i \frac{1}{1 + g_m R_{sig}}$$

$$\Delta v_o / \Delta v_S = g_m \cdot [R_D || R_L]$$

$$R_i = 1/g_m$$

$$A = \frac{g_m (R_D || R_L)}{1 + g_m R_{sig}} \quad R_i = 1/g_m \text{ (ok}\Omega\text{)}$$

$$R_o = R_D \text{ (ok}\Omega\text{)}$$

Redéfinissons la tension d'entrée  $\Delta v_i$  non plus sur la source, mais comme étant le signal à amplifier

$$\Delta v_i = \Delta v_{sig}$$

Ce signal se retrouve atténué à l'entrée S du transistor

$$\Delta v_S = \Delta v_i / (1 + g_m R_{sig})$$

Il s'en suit que le gain vaut

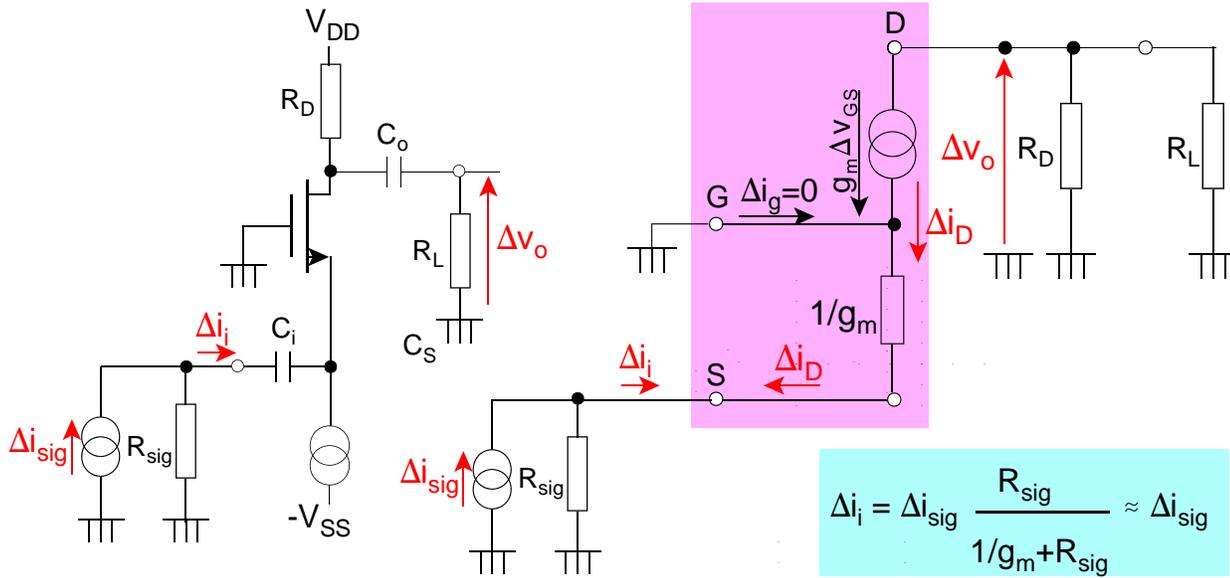
$$A = g_m (R_D || R_L) / (1 + g_m R_{sig})$$

**Le gain dépend fortement de l'impédance de sortie de la source à amplifier**

L'**impédance d'entrée faible** suggère plutôt l'utilisation comme amplificateur avec une **entrée en courant**.

# étages amplificateurs BF

## grille commune : entrée en courant - suiveur de courant



$$\Delta i_i = \Delta i_{sig} \frac{R_{sig}}{1/g_m + R_{sig}} \approx \Delta i_{sig}$$

sortie en courant  $\Delta i_D = -\Delta i_i \approx -\Delta i_{sig}$  (suiveur de courant)  
 sortie en tension  $\Delta v_o \approx \Delta i_{sig} (R_D || R_L)$  (conversion  $i \rightarrow v$ )

Si  $1/g_m \ll R_{sig}$ , l'entrée est bien adaptée en courant et la quasi-totalité du courant d'entrée  $\Delta i_{sig}$  est transférée à la source S.

Par définition, le courant de drain est identique au courant de source, puisque le courant de grille est nul et l'on a réalisé

- un **suiveur de courant (current follower)** car  $\Delta i_D \approx \Delta i_{sig}$
- une **conversion courant-tension** car  $\Delta v_o \approx \Delta i_{sig} [R_D || R_L]$ ; tout se passe donc comme si on utilisait  $[R_D || R_L]$  comme shunt. Si  $1/g_m < [R_D || R_L]$ , on a donc réalisé un "supershunt" qui présente une impédance moindre; on parle aussi d'**ampli de courant**

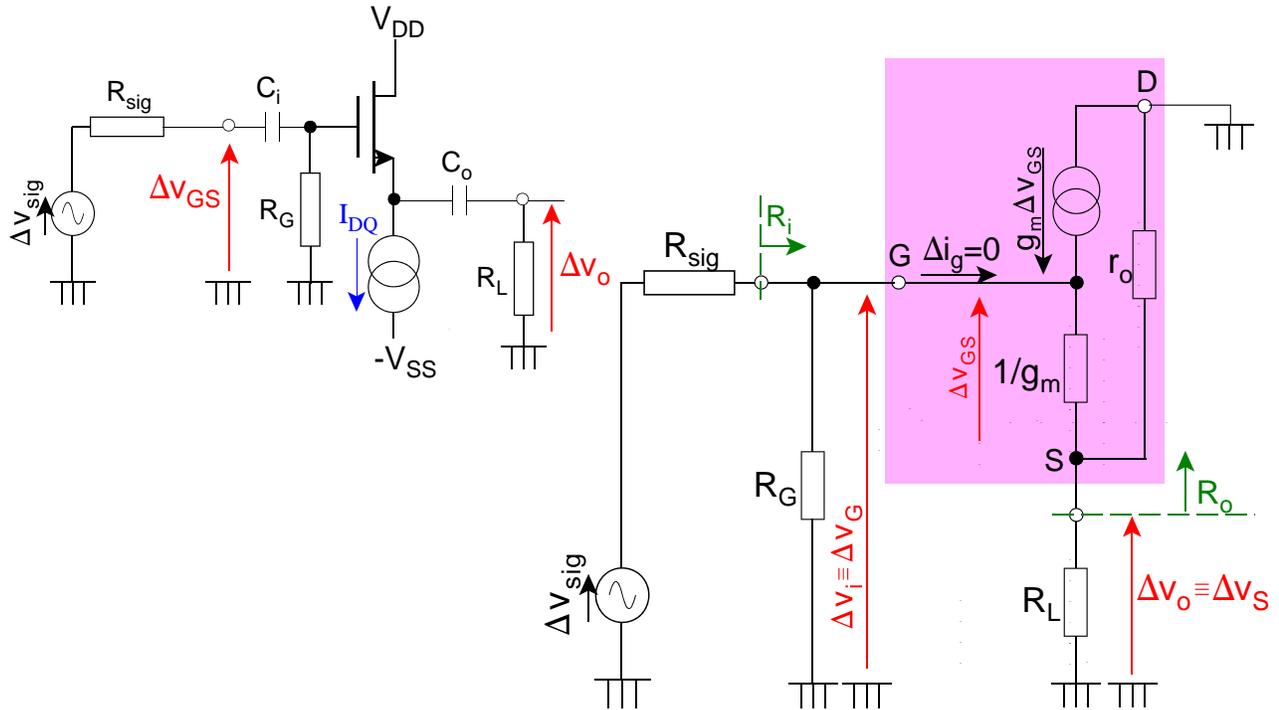
- Autres applications de la grille commune
- montage cascode (pas vu dans le cadre de ce cours)
  - application haute fréquence avec entrée adaptée à l'impédance caractéristique d'une ligne de transmission

Exercices

- refaire le calcul en tenant compte de  $r_o$
- vous connaissez un autre "supershunt" ou ampli de courant, lequel ?

# étages amplificateurs BF

## drain commun : D fixe - entrée G - sortie S

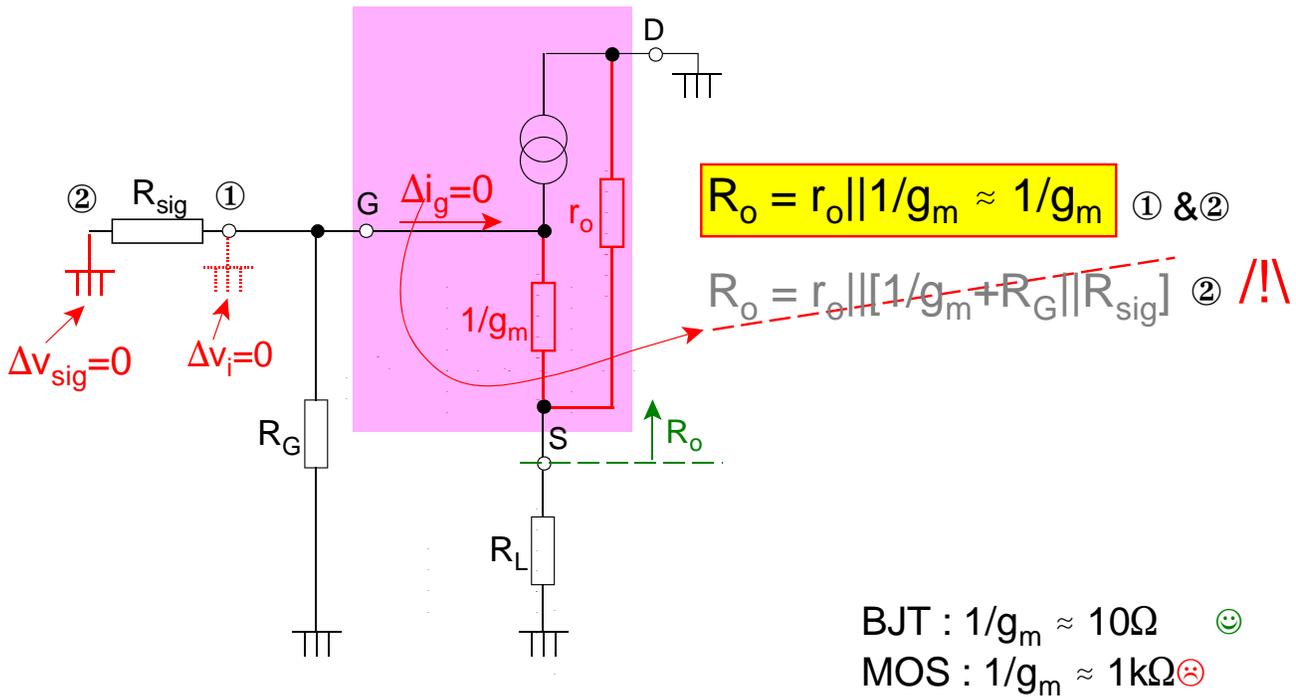


Le montage à **drain commun** est caractérisé par le drain à la masse, l'**entrée** sur la **grille** et la **sortie** à la **source**.

Comme l'entrée se fait sur la grille, on retrouve une impédance d'entrée fixée par  $R_G$  et une tension d'entrée  $\Delta v_{sig}$  quasi intégralement transférée sur la grille  $\Delta v_i$ .

# étages amplificateurs BF

drain commun : Ro pas de quoi pavoiser !



## 1<sup>ère</sup> définition

L'impédance de sortie est normalement définie avec l'entrée de l'amplificateur en court-circuit soit

$$\Delta v_i = \Delta v_G = 0$$

Dans ce schéma équivalent, cela revient à mettre la grille G à la masse (signe de masse en pointillé). En examinant le schéma, on voit immédiatement que  $R_o$  résulte de la mise en parallèle de  $r_o$  et  $1/g_m$ . Compte tenu de leurs valeurs relatives ( $r_o \gg 1/g_m$ )  $R_o \approx 1/g_m$

## 2<sup>ème</sup> définition

La définition est plus réaliste en annulant le signal d'entrée

$$\Delta v_{sig} = 0$$

Normalement cela conduit à **prendre en compte l'influence de la résistance de sortie de l'étage amont** sur la résistance de sortie  $R_o$ .

Dans ce schéma équivalent, cela correspond à la mise à la masse de la borne de gauche de  $R_{sig}$ .

A première vue on obtient

$$R_o = r_o \parallel [1/g_m + R_G \parallel R_{sig}]$$

Cette expression est fautive parce qu'elle ne tient pas compte du fait que **le courant entrant dans la grille est nul**. Il n'y a donc aucun courant dans les résistances  $R_{sig}$  et  $R_G$ .

**L'impédance de sortie du montage à drain commun est donc indépendante de celle de l'étage amont.**

## Comparaison par rapport au BJT

On obtient exactement la même expression  $R_o \approx 1/g_m$  toutefois la transconductance des bipolaires étant beaucoup plus élevée (100x), le montage BJT à collecteur commun est considéré comme ayant une excellente impédance de sortie (de l'ordre de la dizaine d'ohm), alors celle de l'ampli à drain commun NMOS est plutôt de l'ordre du k $\Omega$ , ce qui est une performance plutôt moyenne.

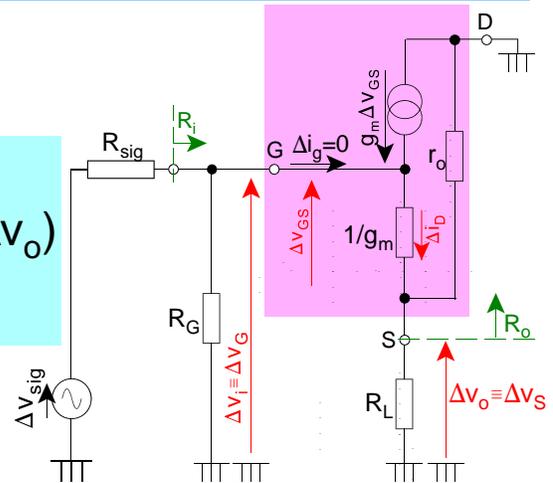
# étages amplificateurs BF

## drain commun : gain unitaire

$$\Delta v_{GS} = \Delta v_G - \Delta v_S \approx \Delta v_i - \Delta v_o$$

$$\Delta v_o = (R_L || r_o) \cdot \Delta i_D = (R_L || r_o) \cdot g_m \cdot (\Delta v_i - \Delta v_o)$$

$$\Delta v_o [1 + g_m (R_L || r_o)] = g_m (R_L || r_o) \Delta v_i$$



$$A = \frac{g_m (R_L || r_o)}{1 + g_m (R_L || r_o)} \rightarrow \begin{cases} A_\infty = \frac{g_m r_o}{1 + g_m r_o} = \frac{r_o}{1/g_m + r_o} \approx 1 & (r_o \gg 1/g_m) \\ A = \frac{g_m R_L}{1 + g_m R_L} = \frac{R_L}{1/g_m + R_L} \approx 1 & (R_L > 1/g_m) \end{cases}$$

Remarquons que

- comme la sortie est à la source, la tension de commande  $\Delta v_{GS}$  est la différence entre la tension d'entrée et la tension de sortie.
- on a introduit  $r_o$  pour montrer son influence sur ce montage
- comme le drain est à la masse,  $r_o$  se met en parallèle sur  $R_L$ .

Le **gain à vide est unitaire** car  $r_o$  est en général 2 ordres de grandeur ( $\approx 100k\Omega$ ) au-dessus de  $1/g_m$  ( $\approx 1k\Omega$ ).

Le **gain en charge est proche de 1**. Même si on ne tient pas compte de  $r_o$ , il suffit que  $R_L$  soit sensiblement supérieur à  $1/g_m$ .

Ce montage est appelé **suiveur de tension (voltage follower)** et est évidemment le pendant du cathodyne à BJT.

# étages amplificateurs BF

## tableau récapitulatif

Montage	$A_{vide}$	$A$	$R_i$	$R_o$	$G_{in}$
S commune	$-g_m R_D$	$-g_m(R_D    R_L)$	$R_G$	$R_D$	$\frac{R_G}{R_G + R_{sig}}$
S commune + $R_S$	$\frac{-g_m R_D}{1 + g_m R_S}$	$\frac{-g_m(R_D    R_L)}{1 + g_m R_S}$	$R_G$	$R_D$	$\frac{R_G}{R_G + R_{sig}}$
D commun	1	$\frac{g_m R_L}{1 + g_m R_L}$	$R_G$	$1/g_m$	$\frac{R_G}{R_G + R_{sig}}$
G commune	$g_m R_D$	$g_m(R_D    R_L)$	$1/g_m$	$R_D$	$\frac{1}{1 + g_m R_{sig}}$

Ce tableau est un résumé des propriétés des différentes topologies que nous venons de voir, avec les hypothèses simplificatrices suivantes

- on néglige  $r_o$  ( $r_o = \infty$ )
- on néglige l'impédance d'étage amont ( $R_{sig}=0$ )

Si l'influence de  $R_{sig}$  n'est pas négligeable, il suffit de tenir compte du facteur d'atténuation  $G_{in}$  dû à la désadaptation d'impédance donné dans la dernière colonne

$$R_i / R_{sig} + R_i$$

Pour les trois premières topologies, ce facteur est souvent proche de l'unité, car la résistance d'entrée est la résistance de polarisation de grille qui fait généralement plusieurs  $M\Omega$ .

Pour le montage à grille commune, il faut prendre en compte l'atténuation à cause de la faible impédance d'entrée.

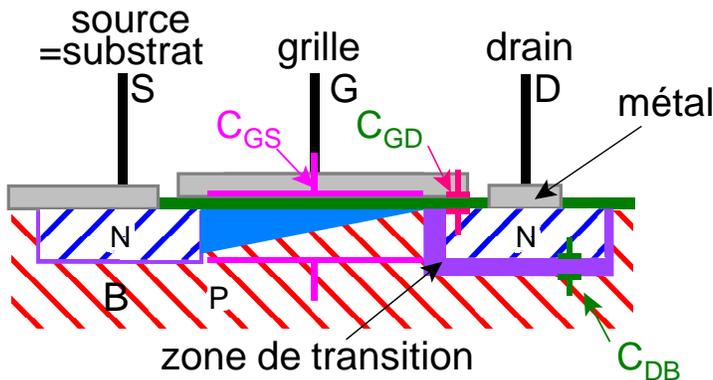
# étages ampli à 1 NMOS

## PLAN

- ▶ symboles
- ▶ polarisation
- ▶ schéma équivalent BF à petits signaux
- ▶ étages amplificateurs BF
- ▶ **influence de la fréquence**
  - ◆ **origine physique**
  - ◆ **schéma équivalent**
  - ◆ **prise en compte usuelle**
- ▶ conclusions

# NMOS schéma équivalent HF

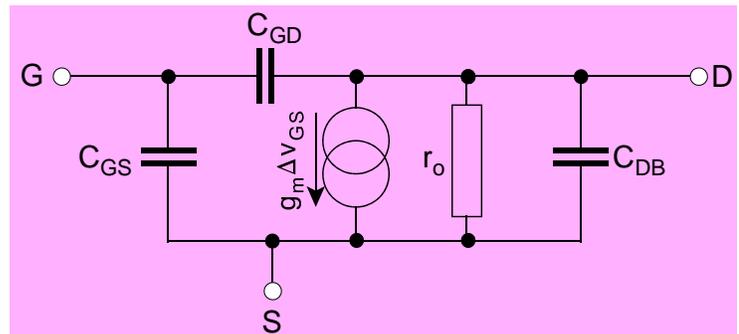
HF =>  $1/\omega C_{\text{parasites}}$  ↘ et influencent les propriétés



zone de pincement

$$C_{GS} \approx (2/3)WLC_{ox}$$

$$C_{DB} \propto V_{DB}^{-1/2}$$



Nous avons déjà évoqué au chapitre précédent la présence de condensateurs parasites. Leur étude précise sort du cadre de ce cours.

Nous nous contenterons ici d'un modèle simplifié valable

- si la source et le substrat sont connectés
- dans zone de pincement, qui est celle normalement utilisée pour les amplis.

Le principal condensateur parasite est lié à la grille et à sa couche d'oxyde et le substrat. En zone de pincement, le canal est formé et pincé du côté du drain. Comme le substrat est relié à la source, ce condensateur est vu comme le **condensateur grille-source**. Compte tenu de l'épaisseur variable du canal, on peut montrer que ce condensateur vaut approximativement 2/3 du condensateur "géométrique".

$$C_{GS} \approx (2/3)WLC_{ox}$$

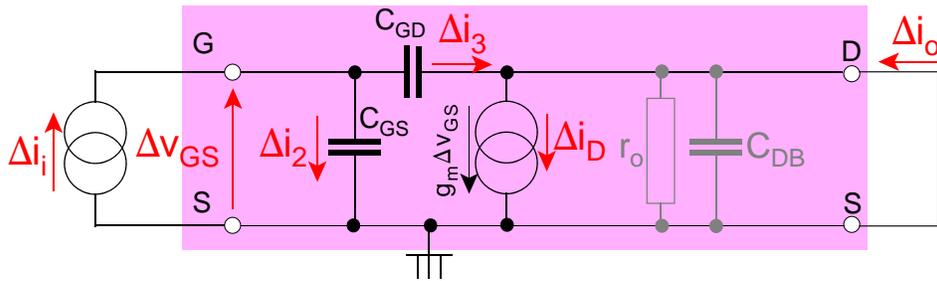
Le deuxième condensateur parasite important est le **condensateur grille-drain**  $C_{GD}$ . Il est dû à un léger recouvrement (qq% de L) entre la grille et le drain, nécessaire pour être sûr que le canal atteigne bien le drain.

Enfin, le troisième condensateur que l'on peut généralement négliger est le **condensateur drain-substrat**  $C_{DB}$ , lié à la zone de charge d'espace de la jonction drain-body polarisée en inverse. Ce condensateur est non-linéaire, car la zone déplétée s'épaissit comme  $v_{DB}^{1/2}$  et sa valeur décroît donc comme  $v_{DB}^{-1/2}$ . Comme le substrat et la source sont connectés, il est vu entre drain et source.

Ces condensateurs vont évidemment avoir un effet défavorable sur les propriétés en haute fréquence du transistor, quand leur impédance va décroître au point de véhiculer des courants qu'on ne peut plus négliger par rapport aux autres courants du schéma équivalent.

# NMOS schéma équivalent HF

fréquence de transition  $f_T$  ou *unity-gain frequency*



$$\Delta i_2 = j\omega C_{GS} \Delta V_{GS} \quad (1) \quad \Delta i_3 = j\omega C_{GD} \Delta V_{GD} = j\omega C_{GD} \Delta V_{GS} \quad (2)$$

$$\Delta i_o = \Delta i_D - \Delta i_3 = (g_m - j\omega C_{GD}) \Delta V_{GS} \quad (3)$$

$$\Delta i_i = \Delta i_2 + \Delta i_3 = j\omega (C_{GS} + C_{GD}) \Delta V_{GS} \quad (4)$$

$$\frac{(3)}{(4)} \rightarrow \frac{\Delta i_o}{\Delta i_i} = \frac{g_m - j\omega C_{GD}}{j\omega (C_{GS} + C_{GD})} \approx \frac{g_m}{j\omega (C_{GS} + C_{GD})}$$

$$\frac{\Delta i_o}{\Delta i_i} = 1 \Rightarrow \omega_T = g_m / (C_{GS} + C_{GD}) \quad f_T = \omega_T / 2\pi$$



Pour mettre en évidence la fréquence de transition,

- on court-circuite drain et source, ce qui élimine  $r_o$  et  $C_{DB}$ , dont l'effet est de toute façon négligeable
- on injecte un petit signal de courant  $\Delta i_i$  entre grille et source
- on mesure le courant  $\Delta i_o$  dans le court-circuit drain-source

En basse fréquence, le courant  $\Delta i_i$  engendre

- une tension  $\Delta V_{GS} = \Delta i_i / j\omega C_{GS}$  sur le condensateur  $C_{GS}$
- un courant  $\Delta i_D = g_m \Delta V_{GS}$
- $\Delta i_o = \Delta i_D = g_m \Delta i_i / j\omega C_{GS}$

La croissance de la fréquence provoque deux effets

- l'impédance de  $C_{GS}$  diminue ce qui diminue  $\Delta V_{GS}$  et donc  $\Delta i_D$  (effet principal)
- une partie du courant d'entrée  $\Delta i_3$  est dérivée à la masse via  $C_{GD}$ , et ne participe plus à la tension  $\Delta V_{GS}$  (effet du deuxième ordre)
- $\Delta i_3$  vient se soustraire à  $\Delta i_D$  (effet du troisième ordre négligé ici :  $\Delta i_3 \ll \Delta i_D$ )

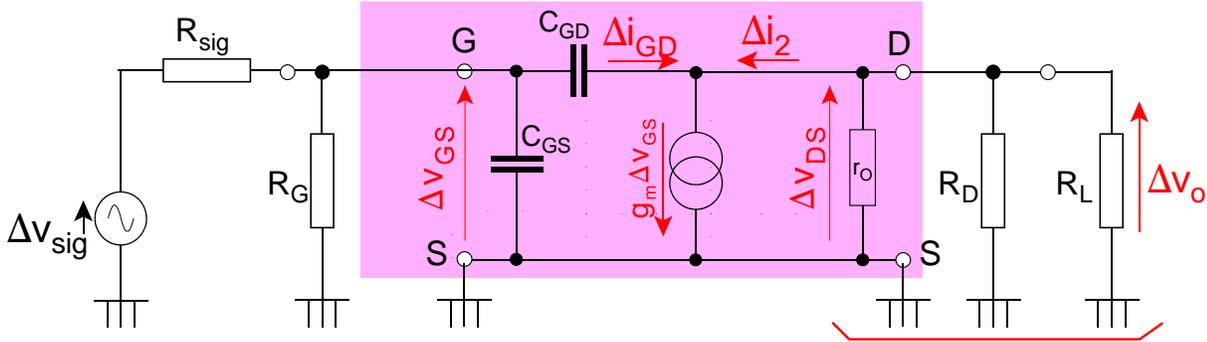
La **fréquence de transition** (ou **unity gain frequency**) est définie comme celle où le gain en courant  $\Delta i_o / \Delta i_i$  est unitaire et où l'effet amplificateur lié à  $g_m$  a disparu.

L'expression de  $f_T$  fait clairement apparaître la nécessité de **réduire les capacités parasites** et d'**augmenter la transconductance** pour atteindre des fréquences élevées.

Pendant des décennies, les MOS n'ont pas été utilisés pour les circuits à très hautes fréquences (par exemple la fréquence de transition en technologie  $5\mu\text{m}$  était de 100MHz). Les BJT et les JFET dominaient dans la partie haute du spectre. Avec les technologies MOS actuelles **submicroniques  $f_T$  atteint plusieurs GHz.**

# Réponse en HF

ampli à source commune - prise en compte de  $C_{GD}$



$$R'_L = r_o \parallel R_D \parallel R_L$$

$$\Delta i_{GD} = j\omega C_{GD} \cdot \Delta v_{GD} = j\omega C_{GD} \cdot (\Delta v_{GS} - \Delta v_{DS}) \quad (1)$$

$$\Delta v_{DS} = -R'_L \cdot \Delta i_2 \approx -R'_L \cdot g_m \Delta v_{GS} \text{ car } g_m \Delta v_{GS} \gg \Delta i_{GD} \quad (2)$$

$$(1) \& (2) \Rightarrow \Delta i_{GD} = j\omega C_{GD} \cdot (1 + g_m R'_L) \cdot \Delta v_{GS}$$

$$\Delta i_{GD} = j\omega C_{GD\text{éq}} \cdot \Delta v_{GS}$$

$C_{GD}$  peut être remplacé par

$$C_{GD\text{éq}} = C_{GD}(1 + g_m R'_L) \approx C_{GD} g_m R'_L \text{ mis en // sur } C_{GS}$$

Reprenons le schéma équivalent de l'ampli simple à source commune sans résistance de source et rajoutons les condensateurs parasites principaux  $C_{GS}$  et  $C_{GD}$ .

Pour déterminer la réponse en HF on va d'abord prendre en compte le rôle de  $C_{GD}$ .

Pour ce faire, il faut se souvenir que l'effet d'affaiblissement du courant de sortie par le courant  $\Delta i_{GD}$  véhiculé par  $C_{GD}$  est du troisième ordre, autrement dit  $\Delta i_{GD} \ll \Delta i_D$ . Cela ne veut pas dire que l'on néglige  $C_{GD}$ , qui conserve un **effet sur l'entrée**.

Les équations ci-dessus montrent que l'on peut remplacer  $C_{GD}$  par un condensateur équivalent multiplié par le gain de l'étage et placé en parallèle sur  $C_{GS}$

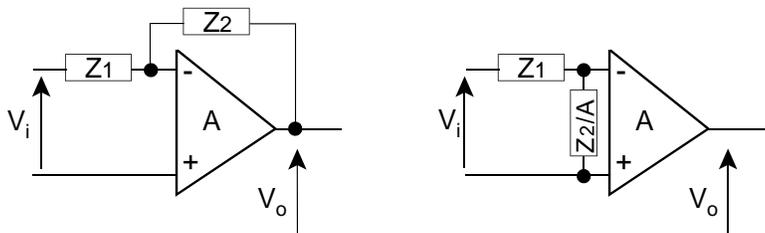
$$C_{GD\text{éq}} = C_{GD}(1 + g_m R'_L) \approx C_{GD} g_m R'_L$$

Ce résultat est généralisable

**Une impédance placée en rétroaction négative sur un amplificateur de tension peut être ramenée en parallèle sur l'entrée en la divisant par le gain**

## Exercice

Démontrer cette règle pour l'ampli inverseur classique à ampli op



# étages ampli à 1 NMOS

## PLAN

- ▶ symboles
- ▶ polarisation
- ▶ schéma équivalent BF à petits signaux
- ▶ étages amplificateurs BF
- ▶ influence de la fréquence
- ▶ **conclusions**

# étages amplificateurs NMOS

## à maîtriser

- ▶ notions fondamentales
  - ◆ polarisation :  $V_{GQ}$ ,  $V_{GQ}+R_S$ ,  $R_{GD}$ , source de courant
  - ◆ miroir de courant
  - ◆ schéma équivalent BF
  - ◆ schéma équivalent HF
  - ◆ topologies
    - source commune
    - source commune avec  $R_S$
    - grille commune
    - drain commun
  - ◆ ordres de grandeurs
- ▶ mise en pratique : voir labos