

Séance 11

Machine de Moore et Mealy Synthèse par flip-flops

1. Si on permet ou non l'équivalence de lignes dont la sortie est différente (en fait: des fusionnements), montrer les deux automates différents (équations logiques et logigrammes) auxquels on parviendrait dans le cas de la table non complètement réduite suivante:

Y_1Y_2	00	01	11	10	ab	Z
1	1	2	3	4		0
2	-	2	2	2		1
3	1	2	3	-		1
4	4	-	2	4		1

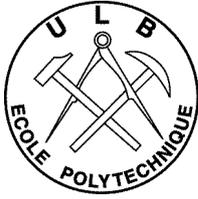
2. En codant les états 1, 2, 3 et 4 par $y_1y_2 = 00, 01, 11$ et 10 respectivement, calculer les fonctions d'excitations des organes de mémoire pour l'automatisme suivant:

Y_1Y_2	00	01	11	10	ab
1	1	1	2	-	
2	2	3	2	2	
3	4	3	2	-	
4	4	1	2	-	

Comme organes de mémoire on considéra des flip-flops D puis des flip-flops SRc. Comparer les solutions obtenues.

3. En codant les états 1, 2, 3 et 4 par $Y_1Y_2 = 00, 01, 11$ et 10 respectivement calculer les fonctions d'excitations des flip-flops JKc qui joueraient le rôle des organes de mémoire pour l'automatisme suivant:

Y_1Y_2	00	01	11	10	ab
1	1	1	1	2	
2	3	4	1	2	
3	3	4	3	3	
4	1	4	3	2	



Systèmes Logiques et Numériques

<http://www.ulb.ac.be/polytech/sln>

ELEC 212 Circuits Logiques

Année académique 2005-2006

1.

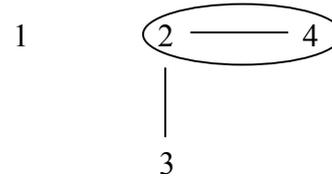
Réponse:

a.)

Equivalences:

2	X		
3	X	OK	
4	X	OK	2-3 1-4
	1	2	3

Fusionnement: 2 et 4



Nouvelle table:

	00	01	11	10	ab	Z
1	1	2	3	2		0
2	2	2	2	2		1
3	1	2	3	-		1

Codage des états, courses:

Y_1Y_2	00	01	11	10	ab
00	00	01	10	01	
01	01	01	01	01	
11	-	-	-	-	
10	00	0100	10	-	
y_1y_2					

Fonctions de rétroaction:

Y_1	00	01	11	10	ab
00	0	0	1	0	
01	0	0	0	0	
11	-	-	-	-	
10	0	0	1	-	
y_1y_2					

$$Y_1 = ay_1 + ab\bar{y}_2$$

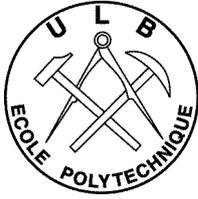
Y_2	00	01	11	10	ab
00	0	1	0	1	
01	1	1	1	1	
11	-	-	-	-	
10	0	0	0	-	
y_1y_2					

$$Y_2 = y_2 + ab + \bar{a}b\bar{y}_1$$

Fonction de sortie:

Z	00	01	11	10	ab
00	0	-	-	-	
01	1	1	1	1	
11	-	-	-	-	
10	-	1	1	-	
y_1y_2					

$$Z = y_1 + y_2$$



Systèmes Logiques et Numériques

<http://www.ulb.ac.be/polytech/sln>

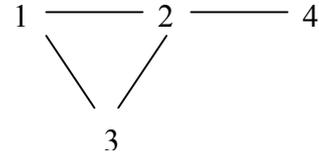
ELEC 212 Circuits Logiques

Année académique 2005-2006

b.)

Equivalences:

2	2-3 2-4		
3	Ok	Ok	
4	X	Ok	2-3 1-4
	1	2	3



Fusionnement:

1 et 3 : 1

2 et 4 : 2

Nouvelle table:

	00	01	11	10	ab
1	1/0	2/1	1/1	2/1	
2	2/1	2/1	2/1	2/1	

Fonction de rétroaction:

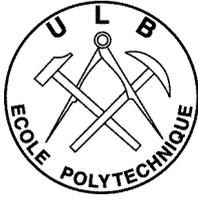
Y	00	01	11	10	ab
0	0	1	0	1	
1	1	1	1	1	
y					

$$Y = y + \bar{a}b + a\bar{b}$$

Fonction de sortie:

Z	00	01	11	10	ab
0	0	1	1	1	
1	1	1	1	1	

$$Z = y + a + b$$



Systèmes Logiques et Numériques

<http://www.ulb.ac.be/polytech/sln>

ELEC 212 Circuits Logiques

Année académique 2005-2006

2.

Réponse:

Table d'état:

Y_1Y_2	00	01	11	10	ab
1	1	1	2	-	
2	2	3	2	2	
3	4	3	2	-	
4	4	1	2	-	

Le bistable SR et D:

	D	SR
ε	1	10
δ	0	01
μ_0	0	0-
μ_1	1	-0

La table d'état codée: 1-00, 2-01, 3-11, 4-10

Y_1Y_2	00	01	11	10	ab
00	00	00	01	-	
01	01	11	01	01	
11	10	11	01	-	
10	10	00	01	-	
y_1y_2					

$V(Y_1),V(Y_2)$	00	01	11	10	ab
00	$\mu_0 \mu_0$	$\mu_0 \mu_0$	$\mu_0 \varepsilon$	--	
01	$\mu_0 \mu_1$	$\varepsilon \mu_1$	$\mu_0 \mu_1$	$\mu_0 \mu_1$	
11	$\mu_1 \delta$	$\mu_1 \mu_1$	$\delta \mu_1$	--	
10	$\mu_1 \mu_0$	$\delta \mu_0$	$\delta \varepsilon$	--	
y_1y_2					

a)

D_1	00	01	11	10	ab
00	0	0	0	-	
01	0	1	0	0	
11	1	1	0	-	
10	1	0	0	-	
y_1y_2					

$$D_1 = y_1\bar{b} + y_2\bar{a}b$$

D_2	00	01	11	10	ab
00	0	0	1	-	
01	1	1	1	1	
11	0	1	1	-	
10	0	0	1	-	
y_1y_2					

$$D_2 = a + \bar{y}_1y_2 + y_2b$$

b) Les tables de Karnaugh pour les deux organes de mémoire:

S_1R_1	00	01	11	10	ab
00	0-	0-	0-	--	
01	0-	10	0-	0-	
11	-0	-0	01	--	
10	-0	01	01	--	
y_1y_2					

S_2R_2	00	01	11	10	ab
00	0-	0-	10	--	
01	-0	-0	-0	-0	
11	01	-0	-0	--	
10	0-	0-	10	--	
y_1y_2					

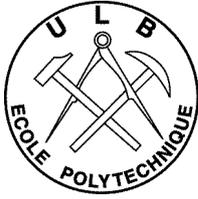
Organe de mémoire 1:

S_1	00	01	11	10	ab
00	0	0	0	-	
01	0	1	0	0	
11	-	-	0	-	
10	-	0	0	-	
y_1y_2					

$$S_1 = \bar{a}by_2$$

R_1	00	01	11	10	ab
00	-	-	-	-	
01	-	0	-	-	
11	0	0	1	-	
10	0	1	1	-	
y_1y_2					

$$R_1 = a + by_2$$



Systèmes Logiques et Numériques

<http://www.ulb.ac.be/polytech/sln>

ELEC 212 Circuits Logiques

Année académique 2005-2006

Organe de mémoire 2:

S ₂	00	01	11	10	ab
00	0	0	1	-	
01	-	-	-	-	
11	0	-	-	-	
10	0	0	1	0	
y ₁ y ₂					

$$S_2 = a$$

R ₂	00	01	11	10	ab
00	-	-	0	-	
01	0	0	0	0	
11	1	0	0	0	
10	-	-	0	-	
y ₁ y ₂					

$$R_2 = \bar{b}y_1$$

Logigramme pour SRc:

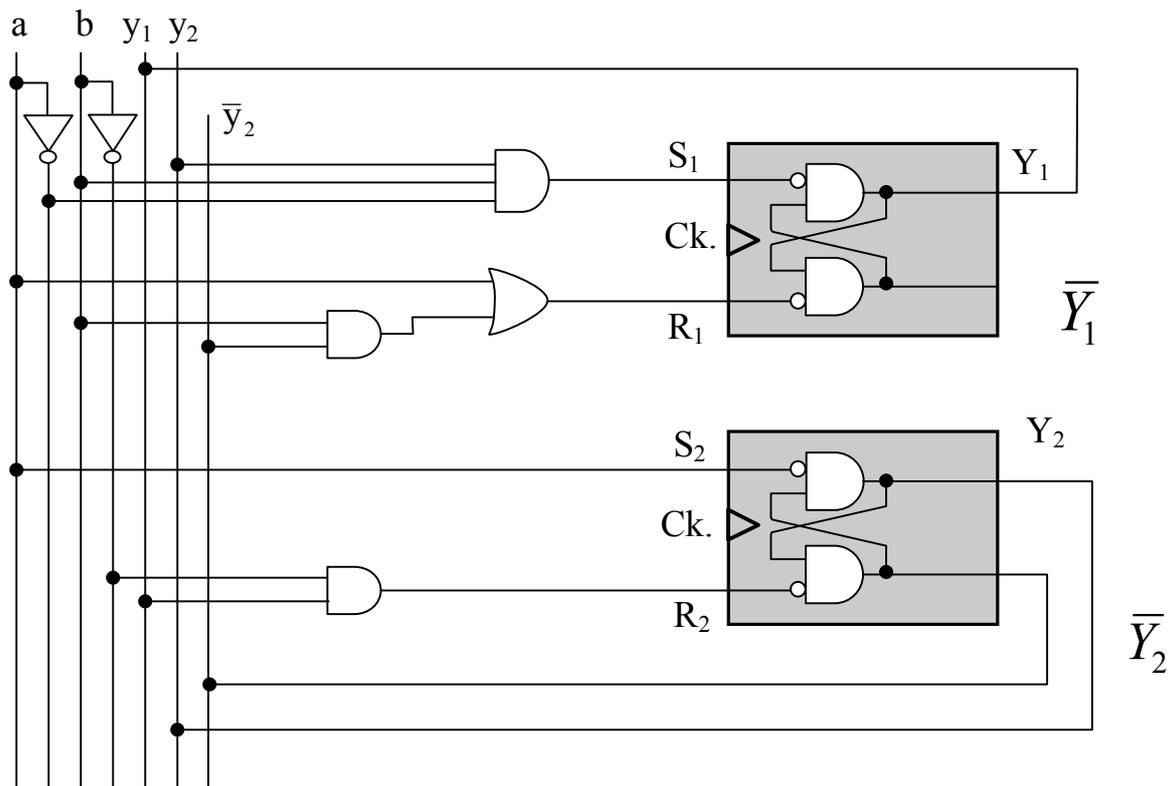
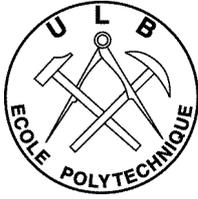


Schéma (avec Clock seulement indiquée)



Systèmes Logiques et Numériques

<http://www.ulb.ac.be/polytech/sln>

ELEC 212 Circuits Logiques

Année académique 2005-2006

3. En codant les états 1, 2, 3 et 4 par $Y_1Y_2=00, 01, 11$ et 10 respectivement calculer les fonctions d'excitations des flip-flops JKc qui joueraient le rôle des organes de mémoire pour l'automatisme suivant:

Y_1Y_2	00	01	11	10	ab
1	1	1	1	2	
2	3	4	1	2	
3	3	4	3	3	
4	1	4	3	2	

Table d'état:

Y_1Y_2	00	01	11	10	ab
1	1	1	1	2	
2	3	4	1	2	
3	3	4	3	3	
4	1	4	3	2	

Le bistable JK

	JK
ϵ	1-
δ	-1
μ_0	0-
μ_1	-0

La table d'état codée: 1-00, 2-01, 3-11, 4-10

Y_1Y_2	00	01	11	10	ab
00	00	00	00	01	
01	11	10	00	01	
11	11	10	11	11	
10	00	10	11	01	
y_1y_2					

$V(Y_1), V(Y_2)$	00	01	11	10	ab
00	$\mu_0 \mu_0$	$\mu_0 \mu_0$	$\mu_0 \mu_0$	$\mu_0 \epsilon$	
01	$\epsilon \mu_1$	$\epsilon \delta$	$\mu_0 \delta$	$\mu_0 \mu_1$	
11	$\mu_1 \mu_1$	$\mu_1 \delta$	$\mu_1 \mu_1$	$\mu_1 \mu_1$	
10	$\delta \mu_0$	$\mu_1 \mu_0$	$\mu_1 \epsilon$	$\delta \epsilon$	
y_1y_2					

Les tables de Karnaugh pour les deux organes de mémoire:

J_1K_1	00	01	11	10	ab
00	0-	0-	0-	0-	
01	1-	1-	0-	0-	
11	-0	-0	-0	-0	
10	-1	-0	-0	-1	
y_1y_2					

J_2K_2	00	01	11	10	ab
00	0-	0-	0-	1-	
01	-0	-1	-1	-0	
11	-0	-1	-0	-0	
10	0-	0-	1-	1-	
y_1y_2					

Tables de Karnaugh séparées et les fonctions logiques optimisées:

Organe de mémoire 1:

J_1	00	01	11	10	ab
00	0	0	0	0	
01	1	1	0	0	
11	-	-	-	-	
10	-	-	-	-	
y_1y_2					

$$J_1 = \bar{a}y_2$$

Organe de mémoire 2:

J_2	00	01	11	10	ab
00	0	0	0	1	
01	-	-	-	-	
11	-	-	-	-	
10	0	0	1	1	
y_1y_2					

$$J_2 = a\bar{b} + ay_1$$

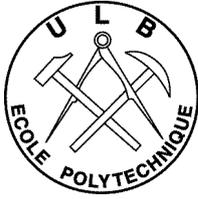
Logigramme:

K_1	00	01	11	10	ab
00	-	-	-	-	
01	-	-	-	-	
11	0	0	0	0	
10	1	0	0	1	
y_1y_2					

$$K_1 = \bar{b}\bar{y}_2$$

K_2	00	01	11	10	ab
00	-	-	-	-	
01	0	1	1	0	
11	0	1	0	0	
10	-	-	-	-	
y_1y_2					

$$K_2 = \bar{a}b + b\bar{y}_1$$



Systèmes Logiques et Numériques

<http://www.ulb.ac.be/polytech/sln>

ELEC 212 Circuits Logiques

Année académique 2005-2006

